

컴퓨터 아키텍처 / 성능분석 연구실

1. 지도교수: 장한휘 (연암관 615호, 이메일: hanhwi@ajou.ac.kr, 전화: 2363)

2. 연구분야

- CPU, Server, Datacenter Architecture
- System Performance Modeling and Simulation
- Domain-specific Architecture
- Hardware/Software co-optimization

3. 학력

2012. 03 — 2019. 02 포항공과대학교 컴퓨터공학 박사, 컴퓨터 아키텍처 전공
High-performance computing lab
2008. 03 — 2012. 02 포항공과대학교 컴퓨터공학 학사

4. 주요경력

2019. 05 — 2020. 08 삼성전자 책임 연구원, 삼성 리서치

5. 논문

- [1] *Hanhwi Jang, *Joonsung Kim, Jae-Eon Jo, Jaewon Lee, Jangwoo Kim, "MnnFast: A Fast and Scalable System Architecture for Memory-Augmented Neural Networks", in ACM/IEEE International Symposium on Computer Architecture (ISCA), Jun 2019, *both authors equally contributed to this work.
- [2] Hanhwi Jang, Jae-Eon Jo, Jaewon Lee, Jangwoo Kim, "RpStacks-MT: A High-throughput Design Evaluation Methodology for Multi-core Processors", in ACM/IEEE International Symposium on Microarchitecture (MICRO), Oct 2018
- [3] Jae-Eon Jo, Gyu-Hyeon Lee, Hanhwi Jang, Jaewon Lee, Mohammadamin Ajdari, Jangwoo Kim, "DiagSim: Systematically Diagnosing Simulators for Healthy Simulations", in ACM Transactions of Architecture and Code Optimization (TACO), Apr 2018
- [4] Youngsok Kim, Jae-Eon Jo, Hanhwi Jang, Minsoo Rhu, Hanjun Kim, Jangwoo Kim, "GPUd: A Fast and Scalable Multi-GPU Architecture Using Cooperative Projection and Distribution", in IEEE/ACM International Symposium on Microarchitecture (MICRO), Oct 2017
- [5] Jaewon Lee, Hanhwi Jang, Jae-Eon Jo, Gyu-Hyeon Lee, Jangwoo Kim, "StressRight: Finding the Right Stress for Accurate In-development System Evaluation", in IEEE International Symposium on Performance Analysis of Systems and Software (ISPASS), Apr 2017
- [6] *Jaewon Lee, *Hanhwi Jang, Jangwoo Kim, "RpStacks: Fast and Accurate Processor Design Space Exploration Using Representative Stall-Event Stacks", in IEEE/ACM International Symposium on Microarchitecture (MICRO), Dec 2014, *Both authors equally contributed to this work.

6. 과제 수행

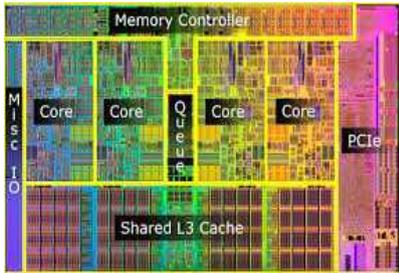
2021. 03 — 현재, 인공지능 시스템을 위한 뉴로모픽 컴퓨팅 SW 플랫폼 기술 개발, 정보통신기획평가원

7. 연구실 현황 (원천관 337호, <https://sites.google.com/ajou.ac.kr/capa>)

- 인원: 학부생 인턴: 7명
- 석/박사 과정 학생 모집
 - CPU, GPU, NPU 등 프로세서 아키텍처에 관심 있는 학생
 - 운영체제, 컴파일러, 시스템 보안 등 컴퓨터 시스템에 관심 있는 학생
 - 딥러닝 인공지능 기술에 관심 있는 학생

8. 연구 내용

• High-Performance System Architecture



CPU Architecture



GPU Architecture

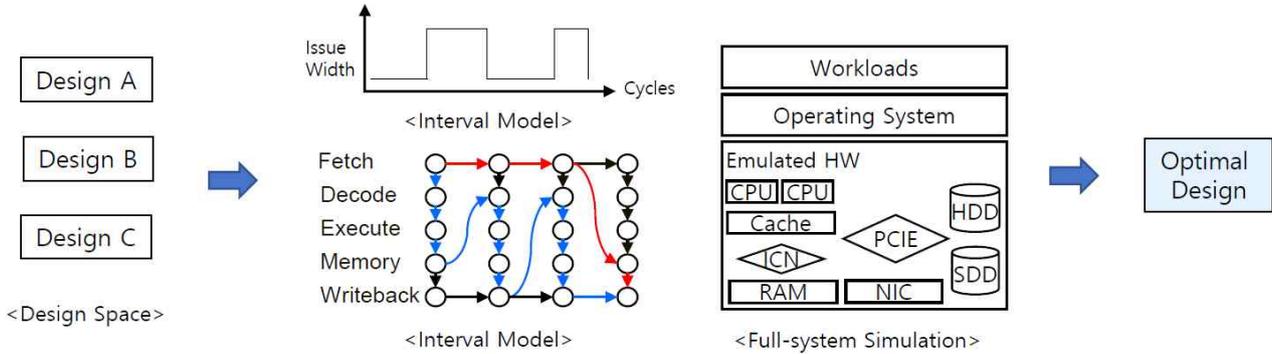


Datacenter Architecture

컴퓨터 시스템은 무어의 법칙으로 대표되는 직점도의 향상으로 매년 지속적인 성능 향상을 이루어왔다. 하지만 무어의 법칙이 한계에 직면한 지금, 컴퓨터 아키텍처의 발전 없이는 더 이상의 성능 향상이 불가능하다. 본 연구에서는 새로운 차세대 컴퓨터 시스템을 위한 아키텍처를 디자인한다.

- 차세대 CPU/GPU/데이터센터 아키텍처 디자인
- 무어의 법칙 한계를 극복하기 위한 새로운 아키텍처 제안

• Performance Modeling & Simulation

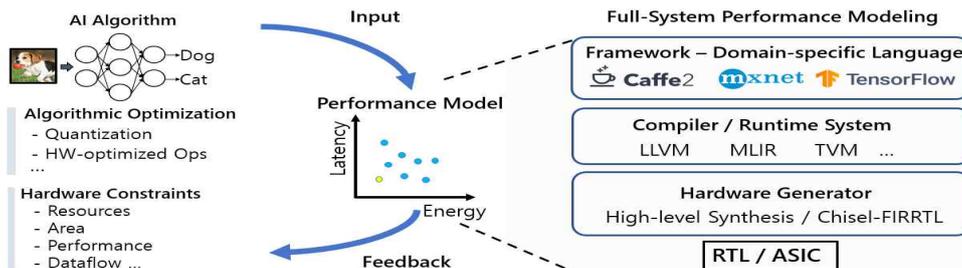


Analytic Modeling & Cycle-level Simulation

아키텍처 디자인에서부터 하드웨어를 만들기까지 년 단위의 개발기간이 소요된다. 긴 개발기간으로 인해 실제 성능이 초기 예측에 못 미칠 경우, 프로젝트의 실패 및 큰 경제적 타격을 가져온다. 따라서, 실제 하드웨어 개발 전 소프트웨어 시뮬레이션을 사용하여 초기 디자인의 검증이 이루어진다. 하지만 실제 하드웨어 대비 수천 배 느린 시뮬레이션은 제한된 개발기간 내 다양한 디자인을 평가하지 못하며, 최적화된 디자인 도출에 어려움을 겪는다. 본 연구에서는 아키텍처 디자인을 위해 정확하고, 빠른 시뮬레이션 및 성능 분석 기술을 개발한다.

- Analytic Modeling
- Full-system Simulation

• Hardware & Software Co-optimized Architecture



HW/SW Co-optimization Framework for Deep Learning

기술 한계로 인해 프로세서의 지속적 성능 향상을 견인한 직접도 향상이 한계에 직면했다. 반면 인공지능으로 대표되는 새로운 워크로드의 등장과 증가하는 응용의 복잡도로 인해 요구되는 컴퓨팅 파워는 급격히 증가하고 있다. 이에 대한 대안으로 CPU와 같은 기존의 범용 프로세서에서 벗어나, Domain-specific Processor라 불리는 특정 어플리케이션에 최적화된 프로세서 및 시스템 개발이 해결책으로 대두된다. 본 연구에서는 Domain-specific Processor 개발에 필요한 프레임워크 및 이를 활용 디버깅 및 새로운 응용 대상 전용 프로세서/시스템을 개발한다.

- 소프트웨어/하드웨어 동시 최적화 프레임워크